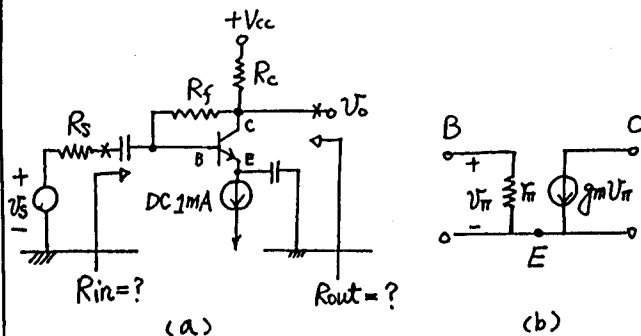


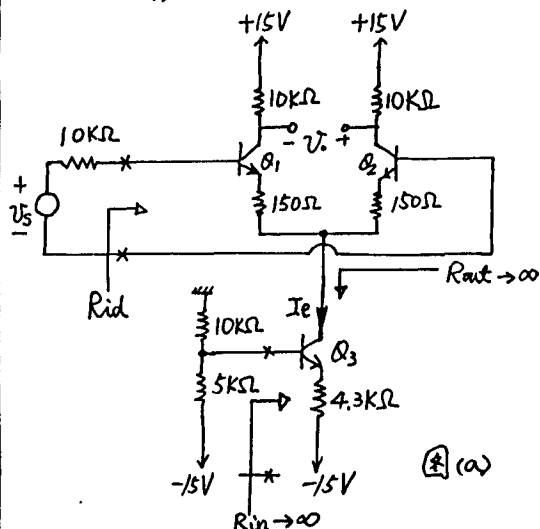
(1) 如图(a)之電晶體, 可用图(b)的model來描述之, 請求出图(a)線路之:

1. gain  $v_o/v_s = ?$  (8%)
2. 輸入阻抗  $R_{in} = ?$  (6%)
3. 輸出阻抗  $R_{out} = ?$  (6%)



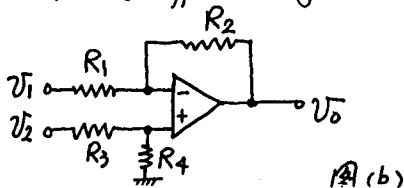
(2) (a) 如下图中(a)所示, 設所有的電晶體的  $\beta = 100$ ,  $V_{be} = 0.7$ ,  $Q_3$  的B極輸入阻抗及C極輸出阻抗為無窮大, 請求此線路之:

1. DC current  $I_e = ?$  (2%)
2. Input Bias Current  $= ?$  (2%)
3. Input Differential Resistance  $R_{id} = ?$  (2%)
4. Differential gain  $A_d = v_o/v_s = ?$  (4%)



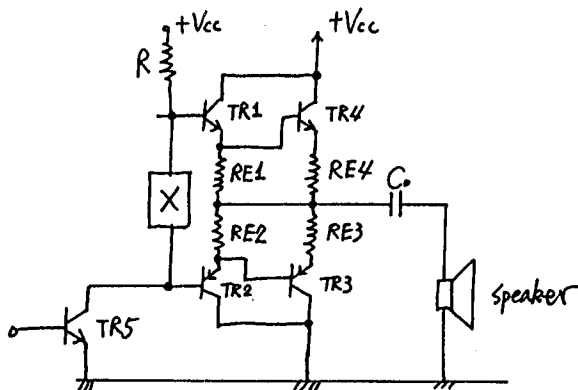
(b) 如下图(b)所示, 設 OP-Amp 為完全 ideal 如欲將此一線路當為 Ideal Differential Amplifier 來使用, 亦即  $v_o = A_d(v_2 - v_1)$ , 請求:

- (3%) 1. 使  $v_o = A_d(v_2 - v_1)$  成立之條件?
- (3%) 2. 等效的 Input Differential resistance  $R_{id} = ?$
- (3%) 3. 等效的 Input Common-mode resistance  $R_{icm} = ?$
- (1%) 4. 等效的 Differential gain  $A_d = ?$



(3) (a) 如图(a)所示為一全對稱之 OTL 放大器, 假設 NPN 及 PNP 電晶體的特性完全相配 (matching)

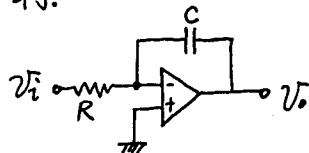
- (3%) 1. 說明  $RE1 \sim RE4$  4個電阻的最主要功用?
- (3%) 2. 如只有二片散熱片, 則應加裝在那些電晶體上? 為何?
- (3%) 3.  $TR4$  和  $TR1$  的選用那一個應使用大功率電晶體? 為何?
- (3%) 4. 图中 X 線路為  $TR1 \sim TR4$  的偏壓線路, 如欲使輸出訊號沒有交越失真 (Cross-over distortion) 時, 請以若干個二極體及一個可調電阻設計之, 請畫出。



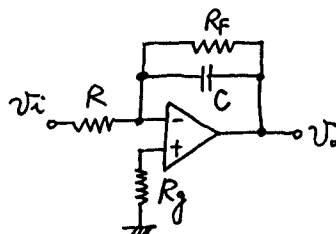
图(a).

(b) 如图(b)所示為 Miller Integrator, 在假設 OP-Amp 為完全 ideal 的情況下, 為一完美的積分器, 但實際應用時, 皆以图(c)所示線路為主, 請問:

- (2%) 1. 图(c)中  $R_f$  之作用
- (2%) 2. 图(c)中  $R_g$  之作用
- (4%) 3. 加了  $R_f$  之後, 图(c)在工作頻率上有何限制。



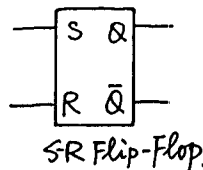
图(b)



图(c)

(4) 使用 S-R Flip-Flop 設計一同步序向線路 (Synchronous Sequential Circuit), 此線路有一輸入端 X, 一輸出端 Z, 當輸入端之訊號有 01 組合出現時, 輸出端亦須同時輸出 01 組合, 例:

$X = \underline{0} \underline{1} \underline{0} \underline{1} \underline{0} \underline{0} \underline{0} \underline{0} \underline{0} \underline{1} \underline{1} \underline{1} \underline{0} \underline{1}$   
 $Z = \underline{0} \underline{1} \underline{0} \underline{1} \underline{0} \underline{0} \underline{0} \underline{0} \underline{0} \underline{1} \underline{0} \underline{0} \underline{0} \underline{0} \underline{1}$



(5) 如下圖, 此線路稱之為 adder/subtractor, 其輸出應為  $V_{out} = \sum_{i=1}^m \frac{R_f'}{R_i} V_i' - \sum_{i=1}^n \frac{R_f}{R_i} V_i$

求:

1. 欲使  $V_{out} = \sum_{i=1}^m \frac{R_f'}{R_i} V_i' - \sum_{i=1}^n \frac{R_f}{R_i} V_i$  之條件為何? (10%)

2. 在 1. 的條件下, 稱此 Adder/Subtractor 為 balanced, 請在保持 balanced 的情況下, 設計一電路使得輸出

$V_{out} = -4V_1 - 2V_2 + 10V_3 + V_4$ , 而  $R_f = R_f' = 100K$  請繪出該線路並標出各電阻值。(10%)

