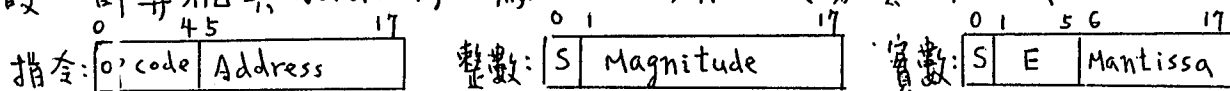


1. 一個 algorithm 由那些 basic control structures 構成? 一個正確的 algorithm 具有那些 characteristics? 7%
2. 敘述何謂 batch processing? 何謂 interactive processing? 及其使用時機. 10%
3. 給予一個一維陣列 (one-dim. array) $V[1..m]$, 今欲 insert 一個資料 d 到此陣列中, 請依下列條件分別寫出 algorithm.
 - (1) 將此陣列當作 stack, initialize: $top = 0$; 5%
 - (2) 將此陣列當作 queue, initialize: $front = rear = 0$; 5%
 - (3) 如有兩個 stack 並存於此陣列中, 現欲將 d insert 到第 i 個 stack 中, initialize: $top[1] = 0, top[2] = m + 1$. 10%
4. (1) 試說明 process 的定義, 及其所包含的 components. 5%
 - (2) 試說明在一個 multiprogramming system 中, 一個 process 於那三個 state 之間在轉換, 及促使其轉換之 events. 10%

5. 設一計算機其 word length 為 18 bit, 其指令與資料格式如下:



其中: (i) S 表 sign bit (0 為正, 1 為負), 負整數以 one's complement 表示。
 (ii) E 表 Exponent + 16, radix of exponentiation 為 2, 小數點在 mantissa 之最左端, 且小數點後第一位不為 0。

- 試問: (1) 整數的範圍為何? 實數的 exponent 大小範圍為何? 6%
- (2) 此計算機最大有幾個指令? 直接存取記憶體大小為多少 K-word. 4%
- (3) 若 DIV 的 op code 為 11001, X 記憶體位址為 3540₁₀, 試以 Octal 表示 DIV X. 4%
- (4) 試將十進位整數 $A = 125, B = -125$ 及十進位實數 $C = -0.171875, D = 125.3125$ 等數依格式儲存在此計算機中, 再以八進位數寫出. 16%

6 設一計算機為 two address machine, 具有下列 register 各一個: Memory

Address Register (MAR), Memory Buffer Register (MBR), Working Register (WR) 及
具有數個 General Register (GR), 指令格式如下:

operation code	Register number	Memory location
(op)	(reg)	(addr)

例如: ADD 2, 423

即將 memory location 423 的值加入 general register 2 号中.

請畫出 micro-flowchart for ADD instruction, 且每個步驟加上
適當的註解, 來說明當 instruction interpreter 在執行 ADD
instruction 時, 所產生一連串的 hardware operations. 18%